

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 05-276484

(43) Date of publication of application : 22.10.1993

(51) Int.Cl.

H04N 5/93
G11B 20/12
H04N 5/92
H04N 7/133
H04N 7/137

(21) Application number : 04-066370

(71) Applicant : TOSHIBA CORP
TOSHIBA AVE CORP

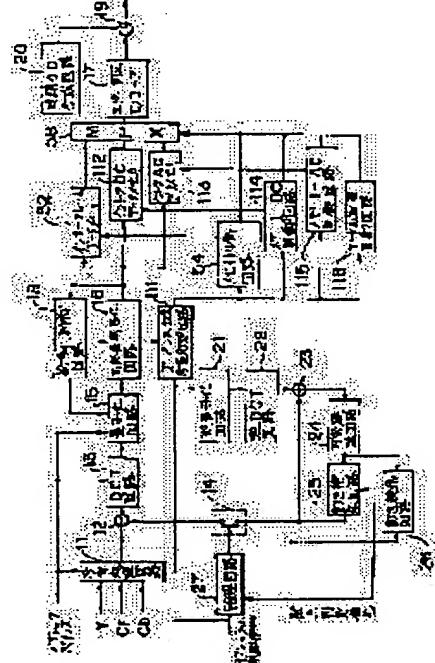
(22) Date of filing : 24.03.1992

(72) Inventor : KURIHARA KOICHI
SHIMODA KENJI
ABE SHUJI

(54) RECORDING AND REPRODUCING DEVICE FOR VARIABLE LENGTH CODE

(57) Abstract:

PURPOSE: To improve regenerative picture quality in the case of the plural kinds of special reproducing.
CONSTITUTION: The output of a variable length coding circuit 16 is supplied through an inter-frame data memory 52, intra-DC data memory 112 and intra-AC data memory 113 to an MPX 58. A memory control circuit 54, memory I-DC control circuit 114 and memory I-AC control circuit 115 control the memories 52, 112 and 113, and a data rearrangement control circuit 116 controls the MPX 58 and rearranges the DC component of intra-frame data so as to record it in the reproducing area of a recording track at the time of ±5-fold speed reproducing. Thus, the DC component of intra-frame data can be reproduced at the time of ±5-fold speed reproducing, and the regenerative image can be composed of regenerative data for several frames.



LEGAL STATUS

[Date of request for examination] 13.08.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3147475

[Date of registration] 12.01.2001

[Number of appeal against examiner's decision]

REST AVAILABLE COPY

of rejection]

[Date of requesting appeal against examiner's decision of rejection]:

[Date of extinction of right]

Copyright (C) 1998,2000 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-276484

(43) 公開日 平成5年(1993)10月22日

(51) Int.CI.	識別記号	序内整理番号	F I	技術表示箇所
H04N 5/93		C 4227-5C		
G11B 20/12	103	7033-5D		
H04N 5/92		H 8324-5C		
7/133		Z		
7/137		Z		

審査請求 未請求 請求項の数2 (全22頁)

(21) 出願番号 特願平4-66370
(22) 出願日 平成4年(1992)3月24日

(71) 出願人 000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地
(71) 出願人 000221029
東芝エー・ブイ・イー株式会社
東京都港区新橋3丁目3番9号
(72) 発明者 栗原 弘一
東京都港区新橋3丁目3番9号 東芝エー・ブイ・イー株式会社内
(72) 発明者 下田 乾二
神奈川県横浜市磯子区新杉田町8番地 株式会社東芝映像メディア技術研究所内
(74) 代理人 弁理士 伊藤 進

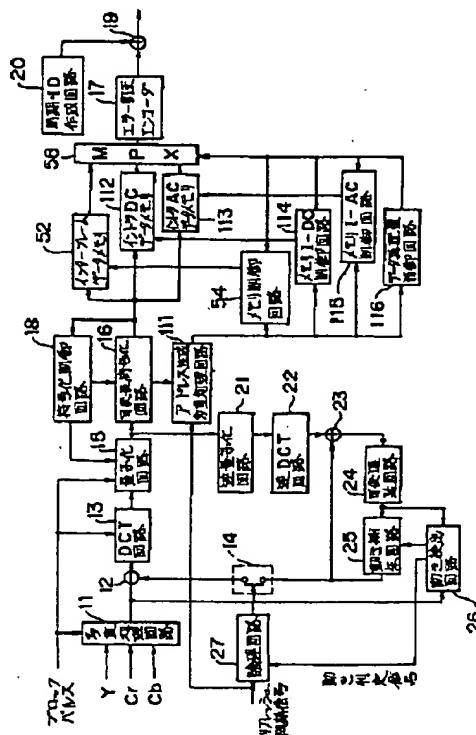
最終頁に続く

(54) 【発明の名称】可変長符号の記録再生装置

(57) 【要約】

【目的】複数種類の特殊再生における再生画質を向上させる。

【構成】可変長符号化回路16の出力はインターフレームデータメモリ52、イントラDCデータメモリ112及びイントラACデータメモリ113を介してMPX58に供給される。メモリ制御回路54、メモリI-DC制御回路114及びメモリI-AC制御回路115はメモリ52、112、113を制御し、データ再配置制御回路116はMPX58を制御して、イントラフレームデータのDC成分を記録トラックの±5倍速再生時の再生領域に記録するように再配置する。これにより、±5倍速再生時にはイントラフレームデータのDC成分を再生可能となり、数フレーム分の再生データによって再生画像を構成することができる。



【特許請求の範囲】

【請求項1】 フレーム内圧縮データ及びフレーム間圧縮データを可変長符号化して記録符号として所定の記録媒体のトラック上に記録すると共に再生する可変長符号の記録再生装置において、

前記可変長符号化されたデータのうちの所定データを再配置することにより前記トラック上の2種類以上の特殊再生モードにおける再生領域に前記所定データを記録させるデータ再配置手段と、

前記記録媒体に記録されたデータを再生して可変長復号する可変長復号手段と、

この可変長復号手段の出力の時系列を制御して記録時の再配置以前の元のデータ列に戻すデータ再配置解除手段と、

このデータ再配置解除手段の出力を復号し特殊再生モード時には数フレーム分の復号出力から再生画像を構成する復号手段とを具備したことを特徴とする可変長符号の記録再生装置。

【請求項2】 前記データ再配置手段は、順方向の倍速再生時及び逆方向の倍速再生時の再生領域に前記所定データを記録するように再配置を行うことを特徴とする請求項1に記載の可変長符号の記録再生装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、可変長符号の記録再生装置に関し、特に、複数種類の特殊再生においても所定の画質を維持することを可能にした可変長符号の記録再生装置に関する。

【0002】

【従来の技術】 近年、画像のデジタル処理が検討されている。デジタル画像データの磁気記録再生装置(VCR)への記録については各種方式が検討されている。図9はこのVCRにおける画面上の位置と記録媒体の記録トラック上の位置との対比を説明するための説明図である。図9(a)は画面上の位置を示し、図9(b)は記録トラック上の位置を示している。

【0003】 図9(a)は1フレーム画面を垂直方向に8分割して示している。また、図9(b)は#1乃至#9…の各トラックの記録位置を同様に8分割して示している。記録媒体に対する記録はトラック#1の最下端Aから開始し、最上端Iに向かって順次記録する。例えば、1フレームデータを1トラックに記録するものとすると、画面の最上端aからbまでのデータは記録媒体の

最下端AからBまでに記録し、以後同様に、画面のbから最下端iまでのデータは記録媒体のBから最上端Iまでに順次記録する。また、例えば、1フレームデータを2トラックに記録するものとすると、画面のa乃至eまでのデータは#1トラックのA乃至Iに記録し、画面のe乃至iのデータは#2トラックのA乃至Iに記録する。

【0004】 図10は3倍速再生時のトレースパターンと再生エンベロープの関係を示す説明図である。図10

(a)は横軸にヘッド走査時間をとり縦軸にトラックピッチ又はテープ走行距離をとて、3倍速再生した場合のトレースパターンを示している。図10(a)の記号+,-は夫々再生ヘッドの正規のアジマスを示している。また、図中、数字は再生トラックの番号を示し、奇数トラックはプラスアジマスであり、偶数トラックはマイナスアジマスである。図10(b)乃至(d)は夫々通常ヘッドによる再生エンベロープ、特殊ヘッドによる再生エンベロープ及び両ヘッドの合成エンベロープを示している。図11は記録・再生ヘッドの構成を示す説明図である。

【0005】 図11に示すように、記録及び再生においては、通常ヘッド1及び特殊ヘッド2を装着した回転シリンドラ3を用いるものとする。回転シリンドラ3には相互にアジマスが相違する一対の通常ヘッド1と相互にアジマスが相違する一対の特殊ヘッド2とが装着されており、隣接配置された通常ヘッド1と特殊ヘッド2とのアジマスも相違する。図10(a)の記号+に示すように、最初の走査期間(トレース期間)にはプラスアジマスの通常ヘッド1によって第1及び第3のトラックがトレースされ、次の走査期間にはマイナスアジマスの通常ヘッド1によって第4及び第6トラックがトレースされる。こうして、通常ヘッド1によって図10(b)に示す再生エンベロープが得られる。また、最初の走査期間には特殊ヘッド2によって第2トラックがトレースされ、同様にして、図10(c)に示す再生エンベロープが得られる。通常ヘッド1の再生出力と特殊ヘッド2の再生出力を合成することにより、図10(d)に示す合成エンベロープが得られる。

【0006】 下記表1は3倍速再生の再生出力(図10(d))及びそのトレース位置とフレーム画面における位置との対応を示している。

【0007】

【表1】

再生トラック	1フレーム/1トラック		1フレーム/2トラック	
	トラック	画面	トラック	画面
1	#1 (A) ~ (C)	第1フレーム (a) ~ (c)	#1 (A) ~ (C)	第1フレーム (a) ~ (b)
2	#2 (C) ~ (G)	第2フレーム (c) ~ (g)	#2 (C) ~ (G)	第1フレーム (f) ~ (h)
3	#3 (G) ~ (I)	第3フレーム (g) ~ (i)	#3 (G) ~ (I)	第2フレーム (d) ~ (e)
4	#4 (A) ~ (C)	第4フレーム (a) ~ (c)	#4 (A) ~ (C)	第2フレーム (e) ~ (f)
5	#5 (C) ~ (G)	第5フレーム (c) ~ (g)	#5 (C) ~ (G)	第3フレーム (b) ~ (d)
6	#6 (G) ~ (I)	第6フレーム (g) ~ (i)	#6 (G) ~ (I)	第3フレーム (h) ~ (l)
7	#7 (A) ~ (C)	第7フレーム (a) ~ (c)	#7 (A) ~ (C)	第4フレーム (a) ~ (b)
8	#8 (C) ~ (G)	第8フレーム (c) ~ (g)	#8 (C) ~ (G)	第4フレーム (f) ~ (h)
9	#9 (G) ~ (I)	第9フレーム (g) ~ (i)	#9 (G) ~ (I)	第5フレーム (a) ~ (b)

図10 (d) 及び表1に示すように、最初の走査期間には、最初の1/4の時間に通常ヘッド1によって第1トラック#1のA乃至Cが再生され、次の1/2の時間には特殊ヘッド2によって第2トラック#2のC乃至Gが再生され、次の1/4の時間には通常ヘッド1によって第3トラック#3のG乃至Iが再生される。以後同様に、1走査期間に3つのトラックが再生される。

【0008】1フレーム画面を1トラックに記録した場合には、表1に示すように、第1トラック#1のA乃至Cは第1フレームの画面の上のa乃至cに対応し、第2トラック#2のC乃至Gは第2フレームの画面のc乃至gに対応し、第3トラック#3のG乃至Iは第3フレームの画面のg乃至iに対応する。従って、この3倍速再生においては、図12(a)に示すように、再生画面は第1乃至第3フレームの各位置の絵柄が合成されて表示される。

【0009】また、1フレーム画面を2トラックに記録した場合には、表1に示すように、第1トラック#1のA乃至Cは第1フレームの画面のa乃至bに対応し、第2トラック#2のC乃至Gは第1フレームの画面のf乃至hに対応し、第3トラック#3のG乃至Iは第2フレームの画面のd乃至eに対応する。更に、第4トラック#4のA乃至Cは第2フレームの画面のe乃至fに対応し、第5トラック#5のC乃至Gは第3フレームの画面のb乃至dに対応し、第6トラック#6のG乃至Iは第3

フレームの画面のh乃至iに対応する。従って、この場合には、図12(b)に示すように、再生画面は第1乃至第3フレームの各位置の絵柄が混在する。

【0010】ところで、近年、画像データを圧縮するための高能率符号化については、各種標準化案が提案されている。高能率符号化技術は、ディジタル伝送及び記録等の効率を向上させるために、より小さいビットレイトで画像データを符号化するものである。例えば、CCITT (Comite Consultatif International Telegraphique et Telephonique) は、テレビ会議/テレビ電話用の標準化勧告案H.261を提案している。この勧告案ではフレーム内圧縮 (Intra-frame) されたフレーム (以下、イントラフレームともいう) Iとフレーム間圧縮 (Inter-frame 又は Predictive frame) されたフレーム (以下、インターフレームともいう) Pとを用いた符号化を行っている。

【0011】図13はこの勧告案の圧縮法を説明するための説明図である。

【0012】フレームIはDCT (離散コサイン変換) 处理によって1フレームの画像データを符号化したものである。フレームPはフレームI又は他のフレームPを用いた予測符号化によって画像データを符号化したものである。更に、これらの符号化データを可変長符号化することによって、一層のビットレートの低減を図っている。フレームIはフレーム内の情報のみによって符号化

されているので、単独の符号化データのみによって復号可能である。一方、フレームPは他の画像データとの相関を利用して符号化を行っており、単独の符号化データのみによっては復号することができない。

【0013】図14はこのような予測符号化を採用した従来の可変長符号の記録再生装置の記録側を示すブロック図である。

【0014】輝度信号Y及び色差信号Cr, Cbは多重処理回路11に与えられて、8画素×8水平走査線のブロック単位で多重される。色差信号Cr, Cbについては水平方向のサンプリングレートが輝度信号Yの1/2である。従って、8×8の輝度ブロックが2個サンプリングされる間に、色差信号Cr, Cbは8×8の1個のブロックがサンプリングされる。多重処理回路11は、図15に示すように、2個の輝度ブロックY及び各1個の色差ブロックCr, Cbの4個のブロックによってマクロブロックを構成する。なお、2個の輝度ブロックYと各1個の色差ブロックCr, Cbとは画面の同一位置を表わしている。多重処理回路11の出力は引算器12を介してDCT回路13に与えられる。

【0015】フレーム内圧縮を行う場合には、後述するように、スイッチ14はオフであり、多重処理回路11の出力はそのままDCT回路13に入力される。DCT回路13には1ブロックが8×8画素で構成された信号が入力され、DCT回路13は8×8の2次元DCT（離散コサイン変換）処理によって入力信号を周波数成分に変換する。これにより、空間的な相関成分を削減可能となる。すなわち、DCT回路13の出力は量子化回路15に与えられ、量子化回路15はDCT出力を所定の量子化係数で再量子化することによって、1ブロックの信号の冗長度を低減する。なお、ブロック単位で動作する多重化処理回路11、DCT回路13及び量子化回路15等にはブロックパルスが供給されている。

【0016】量子化回路15からの量子化データは可変長符号化回路16に与えられ、量子化出力の統計的符号量から算出した結果に基づいて、例えばハフマン符号化される。これにより、出現確率が高いデータは短いビットが割当られ、出現確率が低いデータは長いビットが割当られて、伝送量が一層削減される。可変長符号化回路16の出力は誤り訂正エンコーダ17に与えられ、誤り訂正エンコーダ17は、エラー訂正用のパリティを付加して多重化回路19に出力する。

【0017】可変長符号化回路16の出力は符号化制御回路18にも与えられている。出力データのデータ量は、入力画像に依存して大きく変化する。そこで、符号化制御回路18は、可変長符号化回路16からの出力データ量を監視し、量子化回路15の量子化係数を制御して出力データ量を調整している。また、符号化制御回路18は可変長符号化回路16を制御して出力データ量を制限することもある。

【0018】一方、同期・ID作成回路20はフレーム同期（シンク）信号とデータの内容及び付加情報を示すID信号とを作成して多重化回路19に出力する。多重化回路19は、シンク信号、ID信号、圧縮信号データ及びパリティで1シンクブロックのデータを構成して図示しない記録符号化回路に出力する。記録符号化回路は、多重化回路19の出力を記録媒体の特性に応じて記録符号化した後、図示しない記録アンプを介して記録媒体（図示せず）に記録させる。

10 【0019】一方、スイッチ14がオンである場合には、多重処理回路11からの現フレームの信号は、引算器12において後述する動き補償された前フレームのデータから引算されて、DCT回路13に与えられる。すなわち、この場合には、フレーム間の画像の冗長性を利用して差分データを符号化するフレーム間符号化が行われる。フレーム間符号化において、単に前フレームと現フレームとの差分を求めるか、画像に動きがある場合には差分が大きなものとなる。そこで、現フレームの所定位置に対応する前フレームの位置を求めて動きベクトルを検出し、20 この動きベクトルに応じた画素位置において差分を求ることによって動き補償を行って差分値を小さくするようしている。

【0020】すなわち、量子化回路15の出力は逆量子化回路21にも与えられている。量子化出力は逆量子化回路15において逆量子化され、更に逆DCT回路22において逆DCT処理されて元の映像信号に戻される。なお、DCT処理、再量子化、逆量子化及び逆DCT処理では、完全に元の情報を再生することはできず、一部の情報は欠落してしまう。この場合には、引算器12の出力が差分30 情報であるので、逆DCT回路22の出力も差分情報である。逆DCT回路22の出力は加算器23に与えられる。加算器23の出力は約1フレーム期間信号を遅延させる可変遅延回路24及び動き補正回路25を介して帰還されており、加算器23は前フレームのデータに差分データを加算して現フレームのデータを再生し可変遅延回路24に出力する。

【0021】可変遅延回路24からの前フレームのデータと多重処理回路11からの現フレームのデータとは動き検出回路26に与えられて動きベクトルが検出される。動き40 検出回路26は例えばマッチング計算による全探索型動き検出によって動きベクトルを求める。全探索型動き検出においては、現フレームを所定のブロックに分割し、各ブロックで例えば水平15画素×垂直8画素の探索範囲を設定する。各ブロック毎に前フレームの対応する探索範囲においてマッチング計算を行いパターン間の近似を計算する。そして、探索範囲の中で最小歪を与える前フレームのブロックを算出し、現フレームのブロックとによって得られるベクトルを動きベクトルとして検出す。動き検出回路26は求めた動きベクトルを動き補正回路25に出力する。

【0022】動き補正回路25は、可変遅延回路24から対応するブロックのデータを抽出して動きベクトルに応じて補正を行い、スイッチ14を介して引算器12に出力すると共に、時間調整の後加算器23に出力する。こうして、動き補償された前フレームのデータが動き補正回路25からスイッチ14を介して引算器12に供給されることになり、スイッチ14のオン時はフレーム間圧縮モードとなり、スイッチ14オフ時はフレーム内圧縮モードとなる。

【0023】スイッチ14のオン、オフは動き判定信号に基づいて行われる。すなわち、動き検出回路26は、動きベクトルの大きさが所定の閾値を越えているか否かによって動き判定信号を作成して論理回路27に出力する。論理回路27は動き判定信号及びリフレッシュ周期信号を用

いた論理判断によってスイッチ14をオン、オフ制御する。リフレッシュ周期信号は、図13のフレーム内圧縮フレームIを示す信号である。論理回路27は、リフレッシュ周期信号によってフレームIが入力されたことが示された場合には、動き判定信号に拘らず、スイッチ14をオフにする。また、論理回路27は、動き判定信号によって、動きが比較的早くマッチング計算による最小歪が閾値を越えたことが示されると、フレームPが入力された場合でも、スイッチ14をオフにしてブロック単位でフレーム内圧縮符号化させる。下記表2に論理回路27によるスイッチ14のオン、オフ制御を示す。

【0024】

【表2】

フレーム I	フレーム内圧縮フレーム	スイッチ14 オフ
フレーム P	動きベクトル検出 フレーム間圧縮フレーム	スイッチ14 オン
	動きベクトル不明 フレーム内圧縮フレーム	スイッチ14 オフ

図16は多重化回路19から出力される記録信号のデータストリームを示す説明図である。

【0025】図16に示すように、入力画像信号の第1及び第6フレームは夫々フレーム内圧縮フレームI1,I6に変換され、第2乃至第5フレームはフレーム間圧縮フレームP1乃至P5に変換される。フレームIとフレームPのデータ量の比は(3乃至10) : 1である。フレームIのデータ量は比較的多いが、フレームPのデータ量は極めて低減される。なお、フレーム間圧縮処理されたデータは、他のフレームデータが復号されなければ復号することはできない。

【0026】図17は従来の可変長符号の記録再生装置の復号側(再生側)を示すブロック図である。

【0027】記録媒体に記録された圧縮符号データは図示しない再生ヘッドによって再生されてエラー訂正デコーダ31に入力される。エラー訂正デコーダ31は伝送及び記録時に生じたエラーを訂正する。エラー訂正デコーダ31からの再生データは符号バッファメモリ回路32を介して可変長データ復号回路33に与えられて、固定長データに復号される。なお、符号バッファメモリ回路32は省略されることもある。

【0028】可変長復号回路33の出力は、逆量子化回路34において逆量子化され、逆DCT回路35において逆DCT処理されて元の映像信号に復号されてスイッチ36の端子aに与えられる。一方、可変長復号回路33の出力はヘッダ信号抽出回路37にも与えられている。ヘッダ信号

抽出回路37は入力されたデータがフレーム内圧縮データ(イントラフレームデータ)であるかフレーム間圧縮データ(インターフレームデータ)であるかを示すヘッダを検索してスイッチ36に出力する。スイッチ36はフレーム内圧縮データを示すヘッダが与えられた場合には、端子aを選択して逆DCT回路35からの復号データを出力する。

【0029】フレーム間圧縮データは逆DCT回路35の出力と予測復号回路39からの前フレームの出力とを加算器38によって加算することによって得られる。すなわち、可変長復号回路33の出力は動きベクトル抽出回路40に与えられて動きベクトルが求められる。この動きベクトルは予測復号回路39に与えられる。一方、スイッチ36からの復号出力はフレームメモリ41によって1フレーム期間遅延される。予測復号回路39はフレームメモリ41からの前フレームの復号データを動きベクトルによって動き補償して加算器38に出力する。加算器38は予測復号回路39の出力と逆DCT回路35の出力とを加算することにより、フレーム間圧縮されたデータを復号してスイッチ36の端子bに出力する。フレーム間圧縮データが入力されると、スイッチ36はヘッダによって端子bを選択し、加算器38からの復号データを出力させる。このように、フレーム内圧縮及びフレーム間圧縮の両モードで圧縮及び伸張動作が遅滞なく行なわれる。

【0030】しかしながら、フレーム内圧縮フレームIとフレーム間圧縮フレームPとは符号量が相違し、図1

6に示すデータストリームを記録媒体に記録すると、上述した3倍速再生においては、再生データによって1フレームを再現することができるとは限らない。更に、フレーム間圧縮フレームPは単独のフレームでは復号することができないので、3倍速再生のように、復号されないフレームが発生する場合には再生不能となってしまう。

【0031】この問題を解決するために、本件出願人は先に出願した特願平2-117455号明細書において重要なデータを集中させて配置する方法を提案している。図18はこの方法を説明するための説明図である。図18(a)は3倍速再生及び9倍速再生時のトレースパターンを示し、図18(b)は3倍速再生時におけるテープ上の記録状態を示し、図18(c)は9倍速再生時におけるテープ上の記録状態を示している。図中、斜線部は3倍速再生時に再生される領域(以下、特定配置エリアという)である。

【0032】この提案においては、例えば、3倍速再生に対応させた場合には、重要データを図18(b)の斜線部に配置する。また、9倍速再生に対応させた場合には、重要データを図18(c)の斜線部に配置する。各斜線部は夫々3倍速再生時及び9倍速再生時において再生される領域である。なお、重要データとしてイントラフレームデータを採用すると、そのデータ量が多いので特定配置エリア以外の部分(網線部)まで記録が行われる。

【0033】図19はこの映像データを説明するための説明図である。

【0034】映像データは、MPEG(Moving Picture Experts Group)で提示されている圧縮法によって圧縮されている。なお、TV電話/会議用としては、64Kbps×n倍のレートのH.261が提示されており、また、JPEGによって静止画用の圧縮法が提示されている。MPEGは準動画用であり、伝送レートは1.2MbpsであってCD-ROM等に採用される。MPEGにおいては、図19(a)に示すNo.1, No.2, …フレームのデータは、図19(b)に示すように、夫々イントラフレームデータI1, インターフレームデータB2, B3, インターフレームデータP4, …に変換される。こうして、各フレームのデータは異なる圧縮率で圧縮される。

【0035】図19(b)に示すデータは、復号を容易とするために、順序が入れ替えられる。すなわち、インターフレームBはインターフレームPを復号することによって復号可能となるので、図19(c)に示すように、記録に際して、イントラフレームI1, インターフレームP4, B2, B3, …の順に変換され、記録媒体又は伝送路に供給される。

【0036】通常の記録においては、図19(c)のデータはシーケンシャルに記録媒体に記録される。図19

(d)はこの記録の状態を示している。これに対し、特定倍速数による再生を可能にするために、上述した方法では図19(e)に示すように、データ配列を変換する。例えば、3倍速再生を可能にする場合には、イントラフレームIのデータを、第1トラック#1の始端部(I1(1)), 第2トラック#2の中央部(I1(2))及び第3トラック#3の終端部(I1(3))に分割して記録する。そうすると、図18(b)の斜線部が再生されることによって、イントラフレームIのデータが再生される。

【0037】図20はこの提案の構成を示すブロック図である。図20において図14と同一の構成要素には同一符号を付して説明を省略する。

【0038】データ順序入換回路101は入力信号A1, B1, C1の順序を入換えて信号A2, B2, C2を多重処理回路102に出力する。入力信号A1, B1, C1としてはイントラフレームI及びインターフレームP, Bのデータが与えられる。これらのフレームデータは輝度信号Y及び色差信号Cr, Cbによって構成されており、多重処理回路102は信号Y, Cr, Cbを順次多重処理して出力する。可変長符号化回路16の出力は可変長制御回路18の外に、アドレス生成回路53及び破線にて囲ったデータ再配置回路100に与えられる。データ再配置回路100は重要データ(この場合にはイントラフレーム圧縮データ)を図18の斜線にて示すテープ上の所定位置に記録するためのものである。すなわち、可変長符号化回路16の出力はイントラフレームデータとインターフレームデータとに分離され、インターフレームデータはメモリ制御回路54に制御されてインターフレームデータメモリ52に記憶される。アドレス生成回路53は可変長符号化回路16の出力と画面の位置との対比を示すアドレスを発生し、加算器51は可変長符号化回路16からのイントラフレームデータにアドレスのデータを付加する。イントラフレームデータメモリ57はメモリI制御回路55に制御されて、加算器51の出力を記憶する。なお、インターフレームデータにアドレスを付加することもある。

【0039】メモリ制御回路54及びメモリI制御回路55は夫々可変長符号化回路16から符号化処理情報が与えられて、インターフレームデータメモリ52及びイントラフレームデータメモリ57の書き込みを制御するようになっている。一方、データ再配置制御回路56はデータメモリ52, 57からの読み出し時には、メモリ制御回路54、メモリI制御回路55及びマルチブレクサ(以下、MPXという)58を制御して、図19(e)に示すデータストリームとなるように、データ再配置を行うようになっている。すなわち、トラック番号計測回路103は、例えばヘッドの切換えを指示するヘッドスイッチングパルス等のトラックスタート信号が与えられて記録トラックを把握し、記録トラック番号をデータ再配置制御回路56に出力する。例えば、3倍速再生に対応させた場合には、トラ

ック番号計測回路103は3種類の連続した記録トラックであることを示すトラック番号1, 2, 3を順次繰り返し出力する。データ再配置制御回路56はトラック番号計測回路103の出力に基づいて、MPX58からのデータのうちイントラフレームデータの配列を決定する。例えば、3倍速再生を可能にする場合には、トラック番号1を示すデータが与えられると、イントラフレームデータメモリ57の出力を記録トラックの始端に記録するように配置させ、同様に、トラック番号2, 3を示すデータが与えられると、イントラフレームデータメモリ57の出力を記録トラックの中央、終端に記録するように配置させる。

【0040】こうして、MPX58は、データ再配置制御回路56に制御されて、再生倍速数に応じて、フレーム内圧縮データを多重して誤り訂正エンコーダ17に出力する。誤り訂正エンコーダ17はエラー訂正用のパリティを付加して多重回路19に出力する。同期・ID作成回路20は同期信号及びID信号を作成して多重回路19に出力しており、多重回路19は同期信号及びID信号をMPX58の出力に付加して出力するようになっている。多重回路19の出力が図示しない記録ヘッドを介して記録媒体に記録される。

【0041】一方、図21は再生側を示すブロック図である。図21において図17と同一の構成要素には同一符号を付して説明を省略する。

【0042】再生側においては、図17と基本的に同一の復号動作が行われるが、記録時にデータが再配置されているので、データ配列を元に戻す処理が追加される。すなわち、図示しない記録媒体からの再生出力はエラー訂正デコーダ31において復調されてエラー訂正された後、アドレス及びデータ長抽出回路61及びDMPX62に与えられる。フレーム内圧縮フレームデータは、所定の再生倍速数に応じて、記録媒体上の所定位置に記録されているので、この倍速数で再生を行うことによって、フレーム内圧縮フレームを再生可能である。

【0043】アドレス及びデータ長抽出回路61はイントラフレームデータのアドレス及びデータ長を抽出する。DMPX62はアドレス及びデータ長抽出回路61からのデータ長に基づいて制御されて、フレーム内圧縮データとフレーム間圧縮データとを分離して夫々可変長復号回路64, 65に出力する。可変長復号回路64, 65は入力されたデータを固定長データに復号して夫々イントラフレームバッファ66及びインターフレームバッファ67に出力する。

【0044】一方、可変長復号回路64, 65の復号データはヘッダ抽出回路63にも与えられる。ヘッダ抽出回路63はアドレス及びデータ長抽出回路61の出力も与えられており、時系列を元に戻すための指示信号を作成してメモリI制御回路69、メモリ制御回路70及びイントラデータ再配置解除回路68に出力する。イントラデータ再配置解除回路68は指示信号及びヘッダ情報に基づいてメモリI

制御回路69、メモリ制御回路70及びMPX71を制御する。これにより、メモリI制御回路69及びメモリ制御回路70は夫々イントラフレームバッファ66及びインターフレームバッファ67の書き込み及び読み出しを制御して、固定長に変換されたフレーム内圧縮データ及びフレーム間圧縮データをMPX71に出力する。MPX71はイントラデータ再配置解除回路68に制御されて、再配置前の元のデータ時系列に戻して破線で囲った部分300に出力する。破線で囲った部分300における動作は図17における逆量子化処理以降の処理と同様であり、スイッチ36からは復号出力が出力される。

【0045】図22は特定配置エリアに記録するデータの一例を説明するための説明図である。また、図23は図22のデータと画面との対比を示し、図24は図22のデータを高能率符号化した場合のデータストリームを示している。

【0046】図22の斜線に示すように、フレーム内圧縮フレームIを5分割し、各部分I1乃至I5をフレーム間圧縮フレームPの所定領域に配列している。データI1乃至I5は夫々画面を垂直方向に5分割したうちの1つに対応している。いま、画面を上下に2分割、左右に5分割して、上側の各領域をa(f), b(g), c(h), d(j), e(j)とし、下側の各領域をa'(f'), b'(g'), c'(h'), d'(i'), e'(j')とし、10フレームを1組とする。そうすると、図23に示すように、データI1は領域a, a'に対応し、データI2は領域b, b'に対応する。同様に、データI3乃至I10は夫々画面上ではc, c'乃至j, jに対応する。

【0047】第1フレームはフレーム内圧縮フレームの部分I1のデータとフレーム間圧縮フレームのP1のデータを配列し、第2フレームはフレーム間圧縮フレームP2相互間にフレーム内圧縮フレームの部分I2のデータを配列する。同様に、第3, 第4フレームでは、フレーム間圧縮フレームP3相互間及びフレーム間圧縮フレームP4相互間に夫々フレーム内圧縮フレームI3, I4を配列し、第5フレームではフレーム間圧縮フレームP5とフレーム内圧縮フレームI5とを配列する。

【0048】これらのデータを高能率符号化すると、図40(a), (b)に示すように、各フレームはフレーム内圧縮フレームデータのDC成分とAC成分及びフレーム間圧縮フレームデータによって構成される。更に、このデータストリームを特定配置エリアにイントラフレームデータが記録されるように再配列して記録媒体に記録する。

【0049】いま、5倍速再生を可能にする場合には、特定配置エリアは図25の斜線にて示すものとなる。1フレームのデータを2トラックに記録するものとすると、イントラフレームデータI1は第1及び第2トラックの特定配置エリアに記録される。すなわち、図25に

示すように、第1, 2, 3, …トラックの特定配置エリアには夫々画面の領域a, a', b, b', c, c', d, d', …に対応するデータが記録される。

【0050】従って、5倍速再生を行うと、画面の領域a, a', b, b', c, c', …に対応するデータが順次再生され、図26(a)に示すように、2スキャンで1画面が構成される。次の2スキャンでは、図26(b)に示すように、画面の領域f, f', g, g', …, j, j'に対応するデータが順次再生されて画面が構成される。次の2スキャンは、図26(c)に示すように、画面の領域a, a', …, e, e'に対応するデータによって1画面が構成される。

【0051】このように、図20, 図21の装置は、特殊再生時には、少なくともイントラフレームデータを再生することによって、再生画像を得ている。しかしながら、逆方向再生では良好な再生画像を得ることができないという問題があった。図27及び図28はこの問題を説明するための説明図である。図27は2倍速再生時の再生画面構成を示し、図28は-5倍速再生時の再生画面構成を示している。

【0052】図27に示すように、2倍速再生においては、1トレースで2トラックを再生するので、隣接するトラックのいずれか一方しか再生されない。例えば図27(a)の斜線に示すように、先ず画面の領域aに対応するデータが再生されるものとすると、次のスキャンでは領域bに対応するデータが再生される。従って、5スキャンで画面の上側に対応する領域a乃至eのみが再現される。また、次の5スキャンでは、図27(b)に示すように、画面の上側に対応する領域f乃至jのみが再現され、次の5スキャンでは図27(c)に示すように、領域a乃至eのみが再現される。

【0053】また、-5倍速再生を行うものとすると、磁気ヘッドのトレース方向は図25の破線に示すものとなり、記録と逆順で再生が行われる。例えば、第1スキャンで領域i'に対応するデータが再生されると、次のスキャンでは領域gに対応するデータが再生される。すなわち、図28(a)の斜線に示すように、2スキャンで画面の領域g, i'のみが再生される。また、次の2スキャンでは図28(b)に示すように、領域d', bのみが再生され、次の2スキャンでは図28(c)に示すように、領域i', gのみが再生される。このように、通常再生及び5倍速再生以外の再生モードでは、画面の一部しか再生されず良好な再生画質を得ることができないという問題があった。

【0054】

【発明が解決しようとする課題】このように、上述した従来の可変長符号の記録再生装置においては、イントラフレームデータを所定再生倍速数に応じて再配置すると正方向の所定倍速数の高速再生時の画質は保証されるが、他の倍速数及び逆方向再生時には良好な特殊再生画

像を得ることができないという問題点があった。

【0055】本発明はかかる問題点に鑑みてなされたものであって、逆方向再生及び複数の倍速数の特殊再生における再生画質を向上させることができる可変長符号の記録再生装置を提供することを目的とする。

【0056】

【課題を解決するための手段】本発明の請求項1に係る可変長符号の記録再生装置は、フレーム内圧縮データ及びフレーム間圧縮データを可変長符号化して記録符号として所定の記録媒体のトラック上に記録すると共に再生する可変長符号の記録再生装置において、前記可変長符号化されたデータのうちの所定データを再配置することにより前記トラック上の2種類以上の特殊再生モードにおける再生領域に前記所定データを記録させるデータ再配置手段と、前記記録媒体に記録されたデータを再生して可変長復号する可変長復号手段と、この可変長復号手段の出力の時系列を制御して記録時の再配置以前の元のデータ列に戻すデータ再配置解除手段と、このデータ再配置解除手段の出力を復号し特殊再生モード時には数フレーム分の復号出力から再生画像を構成する復号手段とを具備したものであり、本発明の請求項2に係る可変長符号の記録再生装置は、前記データ再配置手段が、順方向の倍速再生時及び逆方向の倍速再生時の再生領域に前記所定データを記録するように再配置を行うことを特徴とするものである。

【0057】

【作用】本発明において、データ再配置手段は、2種類以上の特殊再生モードにおける再生領域に記録符号のうちの所定のデータを記録するようにデータの再配置を行う。特殊再生時には、再生領域から所定データが再生され、可変長復号手段によって可変長復号された後、データ再配置解除手段によって元の時系列に戻される。復号手段はデータ再配置解除手段の出力を復号し、数フレーム分の復号データで1枚の再生画像を構成して、記録に対応した複数種類の特殊再生モードで良好な再生画質を得ている。

【0058】

【実施例】以下、図面を参照して本発明の実施例について説明する。図1は本発明に係る可変長符号の記録再生装置の記録側(符号化側)一実施例を示すブロック図である。また、図2は本発明の可変長符号の記録再生装置の再生側(復号化側)の一実施例を示すブロック図である。図1及び図2において夫々図20及び図21と同一の構成要素には同一符号を付してある。本実施例はフレーム単位でフレーム内圧縮を行うものに適用したものである。

【0059】図1において、多重処理回路IIには輝度信号Y及び色差信号Cr, Cbが入力される。多重処理回路IIは入力された信号を8画素×8水平走査線のブロック単位で多重すると共に、2個の輝度ブロックY及び各

1 個の色差ブロック C r, C b から成るマクロブロック単位で多重して引算器 12 に出力する。引算器 12 はスイッチ 14 を介して前フレームのデータが入力されて、フレーム間圧縮処理時には多重処理回路 11 の出力から前フレームのデータを引き算して D C T 回路 13 に出力し、フレーム内圧縮処理時には多重処理回路 11 の出力をそのまま D C T 回路 13 に出力するようになっている。

【0060】D C T 回路 13 は引算器 12 の出力を 8×8 の 2 次元 D C T 処理して量子化回路 15 に出力する。量子化回路 15 は、符号化制御回路 18 によって量子化係数が制御され、D C T 回路 13 出力を量子化係数を用いて量子化してビットレートを低減し可変長符号化回路 16 に出力する。可変長符号化回路 16 は、符号化制御回路 18 に制御されて、入力されたデータを可変長符号に変換してビットレートを更に低減させインターフレームデータメモリ 5 2、イントラ D C データメモリ 112 及びイントラ A C データメモリ 113 に出力する。また、可変長符号化回路 16 は各マクロブロック単位で M B 信号を発生させてアドレス生成多重処理回路 111 に出力する。符号化制御回路 18 は可変長符号化回路 16 の出力に基づいて、量子化係数を変化させると共に、可変長符号化回路 16 出力のビット数を制限して、総符号量を制限するようになっている。なお、多重処理回路 11、D C T 回路 13 及び量子化回路 15 等のブロック単位で処理を行う回路にはブロックパルスが供給されている。

【0061】量子化回路 15 の出力は逆量子化回路 21 に与えられる。逆量子化回路 21 は量子化出力を逆量子化して逆 D C T 回路 22 に出力する。逆 D C T 回路 22 は逆量子化回路 21 の出力を逆 D C T 处理して D C T 处理以前の元のデータに戻して加算器 23 に出力する。加算器 23 の出力は、1 フレーム期間遅延させる可変遅延回路 24 及び動き補正回路 25 を介して帰還されており、加算器 23 は現フレームの差分データと前フレームのデータとを加算することにより、引算器 12 による差分処理以前の元のデータに戻して可変遅延回路 24 に出力する。可変遅延回路 24 の出力は動き検出回路 26 にも与えられている。

【0062】動き検出回路 26 は多重処理回路 11 の出力も入力されて、例えば全探索型動きベクトル検出によるマッピング計算によって動きベクトルを求めて動き補正回路 25 に出力すると共に、マッピング計算による歪値が所定の閾値を越えたか否かに基づく動き判定信号を論理回路 27 に出力するようになっている。動き補正回路 25 は、動きベクトルに基づいて、可変遅延回路 24 の出力を動き補正し、動き補正した前フレームデータをスイッチ 14 を介して引算器 12 に出力する。動き論理回路 27 は動き判定信号及びフレーム内圧縮フレームを示すリフレッシュ周期信号に基づいて、スイッチ 14 をオン、オフ制御するようになっている。

【0063】リフレッシュ周期信号はアドレス生成多重処理回路 111 にも与えられる。アドレス生成多重処理回

路 111 は、フレーム内圧縮フレーム I であることを示すリフレッシュ周期信号及び M B 信号が与えられて、フレーム内圧縮フレーム I 内の M B 信号毎にアドレスを生成すると共に、M B 信号相互間のデータ長を計測する。

【0064】イントラ D C データメモリ 112 はイントラフレームデータの D C 成分を記憶し、イントラ A C データメモリ 113 はイントラフレームデータの A C 成分を記憶して、M P X 58 に出力する。また、インターフレームデータメモリ 52 は可変長符号化回路 16 からのインターフレームデータを記憶して M P X 58 に出力する。メモリ制御回路 54、メモリ I - D C 制御回路 114 及びメモリ I - A C 制御回路 115 は夫々アドレス生成多重処理回路 111 からのデータに基づいてインターフレームデータメモリ 52、イントラ D C データメモリ 112 及びイントラ A C データメモリ 113 の書き込みを制御するようになっている。アドレス生成多重処理回路 111 の出力はデータ再配置制御回路 116 にも与えられ、データ再配置制御回路 116 はメモリ制御回路 54、メモリ I - D C 制御回路 114、メモリ I - A C 制御回路 115 及び M P X 58 を制御して、データストリームを再配置するようになっている。

【0065】図 3 は本実施例によるデータストリームのうちイントラフレームデータの D C 成分の配置について、トラック上の記録位置に対応させて説明するための説明図である。イントラフレームデータのデータ量はインターフレームデータのデータ量に比して極めて大きく、例えば 5 倍速再生における特定配置エリアに全イントラフレームデータを記録することは実際には不可能である。この理由から、本実施例ではイントラフレームデータの D C 成分についてのみ特定配置エリアに記録するように再配置を行っている。また、1 フレームのデータを 2 トラックに記録するようにしている。

【0066】本実施例では、従来と同様に、5 倍速再生に対応させてイントラフレームの D C 成分を 10 分割している。各 D C 成分は画面上の位置に対応する。すなわち、画面を上下に 2 分割、左右に 5 分割して、上側の各領域を a (f), b (g), c (h), d (j), e (j) とし、下側の各領域を a' (f'), b' (g'), c' (h'), d' (i'), e' (j') とすると、1 つ目の D C 成分は領域 a に対応し、2 つ目の D C 成分は領域 a' に対応する。

【0067】本実施例においては、図 3 の斜線部に示すように、領域 a に対応するイントラフレームデータの D C 成分を記録開始トラックの最下端に記録するように配列し、領域 a' に対応する D C 成分を記録開始トラックの最上端に記録するように配列する。次の記録トラックにはイントラフレームデータの D C 成分は記録させない。3 番目の記録トラックの中央に領域 b, b' に対応する D C 成分を記録するように配列し、4 番目の記録トラックには D C 成分は記録させない。5 番目の記録トラックの最上端には領域 c に対応するデータを記録するよ

うに配列し、最下端には領域c'に対応するデータを記録するように配列する。

【0068】以後同様に、1トラックおきにイントラフレームデータのDC成分を記録するように配置し、10番目のトラックまでは、5倍速再生時のトレース(図3実線)によって再生される特定配置エリアに、画面上の領域a乃至eに対応するデータを記録するように配列し、-5倍速再生時のトレース(図3破線)によって再生される特定配置エリアに、画面上の領域a'乃至e'に対応するデータを記録するように配列する。

【0069】11番目のトラックからは5倍速再生時の特定配置エリアの1トラックおきに領域f', g', h', i', j'に対応するDC成分を記録するように配列し、-5倍速再生時の特定配置エリアに領域f, g, h, i, jに対応するDC成分を記録するように配列する。このデータ配列は20トラックで一巡し、次の21番目以降のトラックに1番目乃至20番目のトラックと同様の記録が行われるようにデータを配列する。

【0070】こうして、MPX58は、データ再配置制御回路116に制御されて、図3に示すように、イントラフレームデータのDC成分を配列し、他の部分にイントラACデータメモリ112からのイントラフレームデータのAC成分及びインターフレームデータメモリ52からのインターフレームデータを記録するように配列して誤り訂正エンコーダ17に出力する。誤り訂正エンコーダ17はエラー訂正用のパリティを付加して多重回路19に出力する。同期・ID作成回路20は同期信号及びID信号を作成して多重回路19に出力しており、多重回路19は同期信号及びID信号をMPX58の出力に付加して出力するようになっている。多重回路19の出力が図示しない記録ヘッドを介して記録媒体に記録される。

【0071】次に、復号側回路について図2を参照して説明する。

【0072】図示しない再生ヘッドによって記録媒体から再生された再生データは、エラー訂正デコーダ31及び同期・ID検出回路120に供給される。エラー訂正デコーダ31は再生データのエラーを訂正した後、デマルチブレクサ(以下、DMPXという)62に出力する。同期・ID検出回路120は再生データに含まれる同期信号及びID信号を検出してDMPX62に出力する。DMPX62は同期・ID検出回路120の出力から再生データの配列を判断して、再生データをインターフレームデータ、イントラフレームデータのDC成分及びイントラフレームデータのAC成分に分離し、夫々可変長復号回路65, 121, 122に出力する。可変長復号回路65, 121, 122は夫々インターフレームデータ、イントラフレームデータのDC成分及びイントラフレームデータのAC成分を復号してアドレス生成多重処理回路125に出力すると共に、復号出力を夫々インターフレームバッファ67、イントラDCバッファ123及びイントラACバッファ124に

出力する。

【0073】アドレス生成多重処理回路125はイントラフレームデータのDC, AC成分の復号データ及びインターフレームデータの復号データから復号データの時系列を元に戻すための指示信号を作成して、データ再配置制御回路126、メモリ制御回路70、メモリI-DC制御回路128及びメモリI-AC制御回路129に出力する。メモリ制御回路70、メモリI-DC制御回路128及びメモリI-AC制御回路129は夫々指示信号及びデータ再配置制御回路126の出力に基づいて、インターフレームバッファ67、イントラDCバッファ123及びイントラACバッファ124の書き込み及び読み出しを制御する。インターフレームバッファ67、イントラDCバッファ123及びイントラACバッファ124からの出力はMPX71に与えられ、MPX71はデータ再配置制御回路126の出力に基づいて、入力されたデータを記録側のデータ再配置以前の元のデータストリームに戻して逆量子化回路34、ヘッダ信号抽出回路37及び動きベクトル抽出回路40に出力するようになっている。

【0074】入力信号を逆量子化する逆量子化回路34、逆量子化回路34の出力を逆DCT処理する逆DCT回路35、ヘッダ信号を抽出するヘッダ信号抽出回路37、動きベクトルを抽出する動きベクトル抽出回路40、出力信号を1フレーム期間遅延させるフレームメモリ41、フレームメモリ41の出力を動きベクトルで動き補償する予測復号回路39、逆DCT回路35の出力と予測復号回路39の出力を加算してフレーム間圧縮フレームデータを復号する加算器38及びフレーム内圧縮データの復号データとフレーム間圧縮データの復号データとを切換えて出力するスイッチ36の構成は従来と同様である。

【0075】次に、このように構成された実施例の動作について図4、図5及び図6の説明図を参照して説明する。図4は2倍速再生時の再生画面構成を示し、図5は5倍速再生時の再生画面構成を示し、図6は-5倍速再生時の再生画面構成を示している。

【0076】記録側においては、多重処理回路11によって輝度信号Y及び色差信号Cr, Cbが8画素×8水平走査線のブロック単位で多重され、更に、2個の輝度ブロックY及び各1個の色差ブロックCr, Cbの4個のブロックによってマクロブロック単位で多重されて引算器12に出力される。イントラフレームデータ作成時にはスイッチ14がオフとなり、多重処理回路11の出力はDCT回路13においてDCT処理され、量子化回路15において量子化されてビットレートが低減される。量子化出力は可変長符号化回路16に与えられ、可変長符号化されてイントラDCデータメモリ112及びイントラACデータメモリ113に出力される。

【0077】一方、量子化回路15の出力は逆量子化回路21、逆DCT回路22、加算器23、可変遅延回路24、動き補正回路25及びスイッチ14を介して1フレーム期間遅延

されて引算器12に帰還されており、インターフレームデータ作成時には、引算器12は多重処理回路12の出力から前フレームのデータを引き算して差分をD C T回路13に出力する。差分データはD C T回路13及び量子化回路15によってデータレートが低減され、可変長符号化回路16によって可変長符号に変換されて、インターフレームデータメモリ52に与えられる。

【0078】本実施例においては、可変長符号化回路16の出力及びフレーム内圧縮フレームを示すリフレッシュ周期信号によって、アドレス生成多重処理回路111は、イントラフレームデータのD C成分及びA C成分並びにインターフレームデータのアドレスを生成して、データ再配置制御回路116、メモリ制御回路54、メモリI-D C制御回路114及びメモリI-A C制御回路115を制御する。更にメモリ制御回路54、メモリI-D C制御回路114及びメモリI-A C制御回路115はデータ再配置制御回路116にも制御される。これにより、インターフレームデータメモリ52、イントラD Cデータメモリ112及びイントラA Cデータメモリ113はデータの書き込み及び読み出しが夫々メモリ制御回路54、メモリI-D C制御回路114及びメモリI-A C制御回路115によって制御されて、記憶したデータをM P X58に出力する。データ再配置制御回路56はM P X58も制御しており、図3の斜線部に示す配置でイントラフレームデータのD C成分が記録されるように、データストリームを再配置して出力する。

【0079】M P X58の出力は誤り訂正エンコーダ17によってエラー訂正用のパリティが付加され、多重回路19において同期信号及びI Dが付加されて出力される。多重回路19の出力は図示しない記録ヘッドを介して記録媒体に記録される。

【0080】一方、復号側においては、図示しない記録媒体からの再生出力は図2のエラー訂正デコーダ31においてエラー訂正された後、D M P X62に与えられる。いま、2倍速再生が行われるものとする。この場合には、トラッキングを調整することにより、隣接するトラックの一方を再生可能である。図3の1、3、5、…トラックを再生することにより、第1スキャンで領域a、a'に対応するデータが再生され、第2スキャンで領域b、b'に対応するデータが再生される。以後第10スキャンまでに領域a乃至e及び領域a'乃至e'に対応するデータが再生され、図4(a)の画面が得られる。次の10スキャンでは、領域f乃至j及び領域f'乃至j'に対応するデータが再生され、図4(b)に示す画面が得られる。また、図4(c)は次の10スキャンにおいて再生される画面を示している。

【0081】D M P X62は、同期・I D検出回路120の出力に制御されて、イントラフレームデータのD C成分、A C成分とインターフレームデータとを分離して夫々可変長復号回路65、121、122に出力する。可変長復

号回路65、121、122は入力されたデータを固定長データに復号して夫々インターフレームバッファ67、イントラD Cバッファ123及びイントラA Cバッファ124に出力する。

【0082】一方、可変長復号回路65、121、122の復号データはアドレス生成多重処理回路125にも与えられる。アドレス生成多重処理回路125は、時系列を元に戻すための指示信号を作成してメモリ制御回路70、メモリI-D C制御回路128、メモリI-A C制御回路129及びデータ再配置制御回路126に出力する。データ再配置制御回路126は指示信号に基づいてメモリ制御回路70、メモリI-D C制御回路128、メモリI-A C制御回路129及びM P X71を制御する。これにより、メモリ制御回路70、メモリI-D C制御回路128及びメモリI-A C制御回路129は夫々インターフレームバッファ67、イントラD Cバッファ123及びイントラA Cバッファ124の書き込み及び読み出しを制御して、固定長に変換されたフレーム内圧縮データのD C、A C成分及びフレーム間圧縮データをM P X71に出力する。M P X71はデータ再配置制御回路126に制御されて、元のデータ配列に戻して出力する。

【0083】以後の動作は従来と同様であり、逆量子化回路34及び逆D C T回路35によってフレーム内圧縮フレームデータの復号データがスイッチ36の端子aに与えられ、予測復号回路39からの前フレームの復号データと逆D C T回路35の出力とを加算する加算器38からフレーム間圧縮フレームデータの復号データがスイッチ36の端子bに与えられる。スイッチ36はヘッダ信号抽出回路37に制御されて端子a、bを切換えて、復号出力を出力する。こうして、2倍速再生が可能である。

【0084】次に、5倍速再生を行うものとする。この場合には、図示しない磁気ヘッドによるトレースは図3の実線に示すものとなり、第1スキャンで領域a、b、cに対応するデータが再生される。第2スキャンでは領域d、eに対応するデータが再生され、この時点では、図5(a)の斜線に示すように、画面の上半分の領域a乃至eに対応するデータのみが再生される。次の第3スキャンでは領域f'、g'、h'に対応するデータが再生され、第4スキャンでは領域i'、j'に対応するデータが再生され、結局、図5(b)の斜線に示すように、画面の下半分の領域f'乃至j'に対応するデータも再生される。従って、5倍速再生時においては、第1乃至第4スキャンによって1再生画面を構成することができる。なお、図5(c)は第5及び第6スキャンにおいて再生される画面を示している。

【0085】また、逆方向の高速再生である-5倍速再生を行うものとする。この場合のヘッドトレースは図3の破線に示すものとなる。第1スキャンにおいて例えば領域j、iに対応するデータが再生され、第2スキャンで領域h、g、fに対応するデータが再生される。この

時点では、図6(a)の斜線部に示すように、画面の上半分の領域f乃至jに対応するデータが再生される。第3スキャンでは領域e'，d'に対応するデータが再生され、第4スキャンでは領域c'，b'，a'に対応するデータが再生される。こうして、図6(b)に示すように、画面下半分の領域a'乃至e'に対応するデータが再生されて、第1乃至第4スキャンで1再生画面が構成される。なお、図6(c)は第5及び第6スキャンにおける再生領域を示している。

【0086】このように、本実施例においては、記録時にデータを再配列させて、順方向の高速再生における再生領域と逆方向の高速再生における再生領域とのいずれにも画面の同一位置に対応するデータを記録しており、数フレームを再生することによって順方向及び逆方向のいずれの高速再生においても良好な再生画像を得ることができる。また、1トラック毎の特定配置エリアを再生することによって2倍速再生も可能である。

【0087】図7は本発明の他の実施例を説明するための説明図である。

【0088】本実施例はイントラフレームデータのDC成分の記録トラック上の配置が図1，2の実施例と異なり、回路構成は同様である。奇数トラックにおいては、順方向の5倍速再生時の再生領域上にイントラフレームデータのDC成分を記録するように配列し、偶数トラックにおいては、逆方向の-5倍速再生の再生領域上にイントラフレームデータのDC成分を記録するように配列する。

【0089】このように構成された実施例においては、±5倍速再生における再生領域数は、図1，2の実施例と同様である。従って、例えば第1及び第2スキャンにおいて画面の上半分の領域に対応するデータを再生することができ、第3スキャン及び第4スキャンにおいて画面の下半分の領域に対応するデータを再生することができる。こうして、図1，2の実施例と同様の効果が得られる。また、正方向高速再生時と逆方向高速再生時とでは特定配置エリアをトレースするヘッドが異なり、再生モードによって使用ヘッドが特定されるので、システム構成が容易となるという利点もある。

【0090】図8は本発明の他の実施例を説明するための説明図である。本実施例は±3倍速再生及び±6倍速再生を可能にしたものである。

【0091】本実施例においてもイントラフレームデータのDC成分の記録トラック上の配置が図1，2の実施例と異なるのみである。すなわち、第1乃至第3トラック、第10乃至第12トラック、…(以下、Xトラックという)には、1トラックおきに±3倍速再生における特定配置エリアにDC成分を記録するように配列し、第4乃至第9トラック、第13乃至第18トラック、…(以下、Yトラックという)には、1トラックおきに±6倍速再生における特定配置エリアにDC成分を記録す

るよう配列する。

【0092】このように構成された実施例においては、±3倍速再生時には、少なくともXトラックの特定配置エリアに記録されたDC成分は再生可能であり、数フレームを再生することによって、1枚の再生画像を得ることができる。また、±6倍速再生時には少なくともYトラックの特定配置エリアに記録されたDC成分は再生可能であり、数フレームを再生することによって再生画像を得ることができる。このように、本実施例においては、Yトラックのトラック連続数をXトラックのトラック連続数の整数倍にすることにより、データ量を増加させることなく、複数倍速数の特殊再生を可能にしている。

【0093】なお、本発明は上記実施例に限定されるものではなく、例えば、特定配置エリアに記録するデータはイントラフレームデータのDC成分に限定されない。

【0094】

【発明の効果】以上説明したように本発明によれば、逆方向再生及び複数の倍速数の特殊再生における再生画質を向上させることができるという効果を有する。

【図面の簡単な説明】

【図1】本発明に係る可変長符号の記録再生装置の記録側の一実施例を示すブロック図。

【図2】本発明に係る可変長符号の記録再生装置の再生側の一実施例を示すブロック図。

【図3】実施例におけるデータ配列を説明するための説明図。

【図4】実施例の動作を説明するための説明図。

【図5】実施例の動作を説明するための説明図。

【図6】実施例の動作を説明するための説明図。

【図7】本発明の他の実施例を説明するための説明図。

【図8】本発明の他の実施例を説明するための説明図。

【図9】従来例における画面上の位置と記録媒体の記録トラック上の位置との対比を説明するための説明図。

【図10】3倍速再生時のトレースパターンと再生エンベロープの関係を示す説明図。

【図11】記録・再生ヘッドの構成を示す説明図。

【図12】従来例における再生画面の構成を説明するための説明図。

【図13】H.261勧告案の圧縮法を説明するための説明図。

【図14】予測符号化を採用した従来の可変長符号の記録再生装置の記録側を示すブロック図。

【図15】マクロブロックを説明するための説明図。

【図16】図14の装置における記録信号のデータストリームを示す説明図。

【図17】従来の可変長符号の記録再生装置の復号側(再生側)を示すブロック図。

【図18】特殊再生時の再生領域に重要データを集中させる従来例を説明するための説明図。

【図19】図18の従来例におけるデータ配列を説明するための説明図である。

【図20】図18を実現する従来の可変長符号の記録再生装置の記録側を示すブロック図。

【図21】図18を実現する従来の可変長符号の記録再生装置の再生側を示すブロック図。

【図22】特定配置エリアに記録するデータを説明するための説明図。

【図23】図22のデータと画面との対応を示す説明図。

【図24】図22のデータのデータストリームを説明するための説明図。

【図25】図20及び図21の従来例において5倍速再

生に対応させた場合の記録状態を説明するための説明図。

【図26】従来例の動作を説明するための説明図。

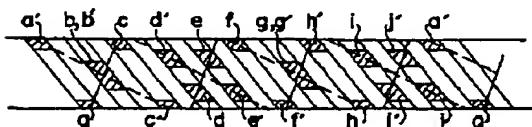
【図27】従来例の問題点を説明するための説明図。

【図28】従来例の問題点を説明するための説明図。

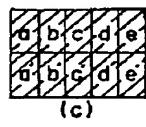
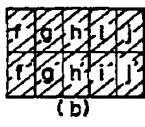
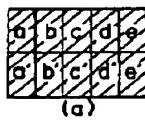
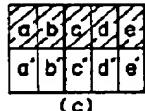
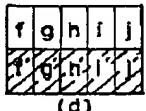
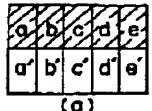
【符号の説明】

16…可変長符号化回路、52…インターフレームデータメモリ、54…メモリ制御回路、58…MPX、111…アドレス生成多重処理回路、112…イントラDCデータメモリ、113…イントラACデータメモリ、114…メモリI-D C制御回路、115…メモリI-A C制御回路、116…データ再配置制御回路

【図3】



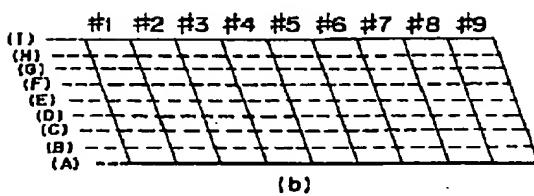
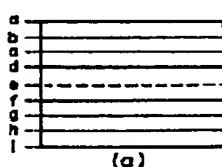
【図5】



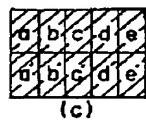
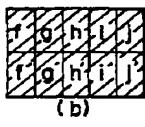
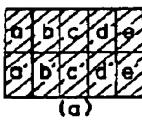
【図7】



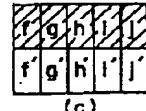
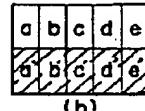
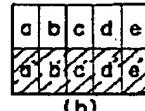
【図9】



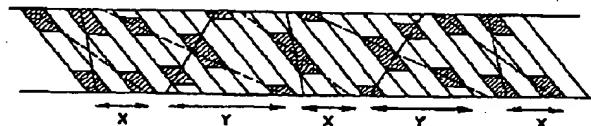
【図4】



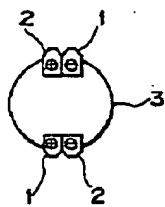
【図6】



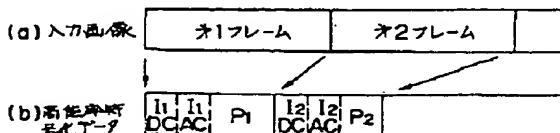
【図8】



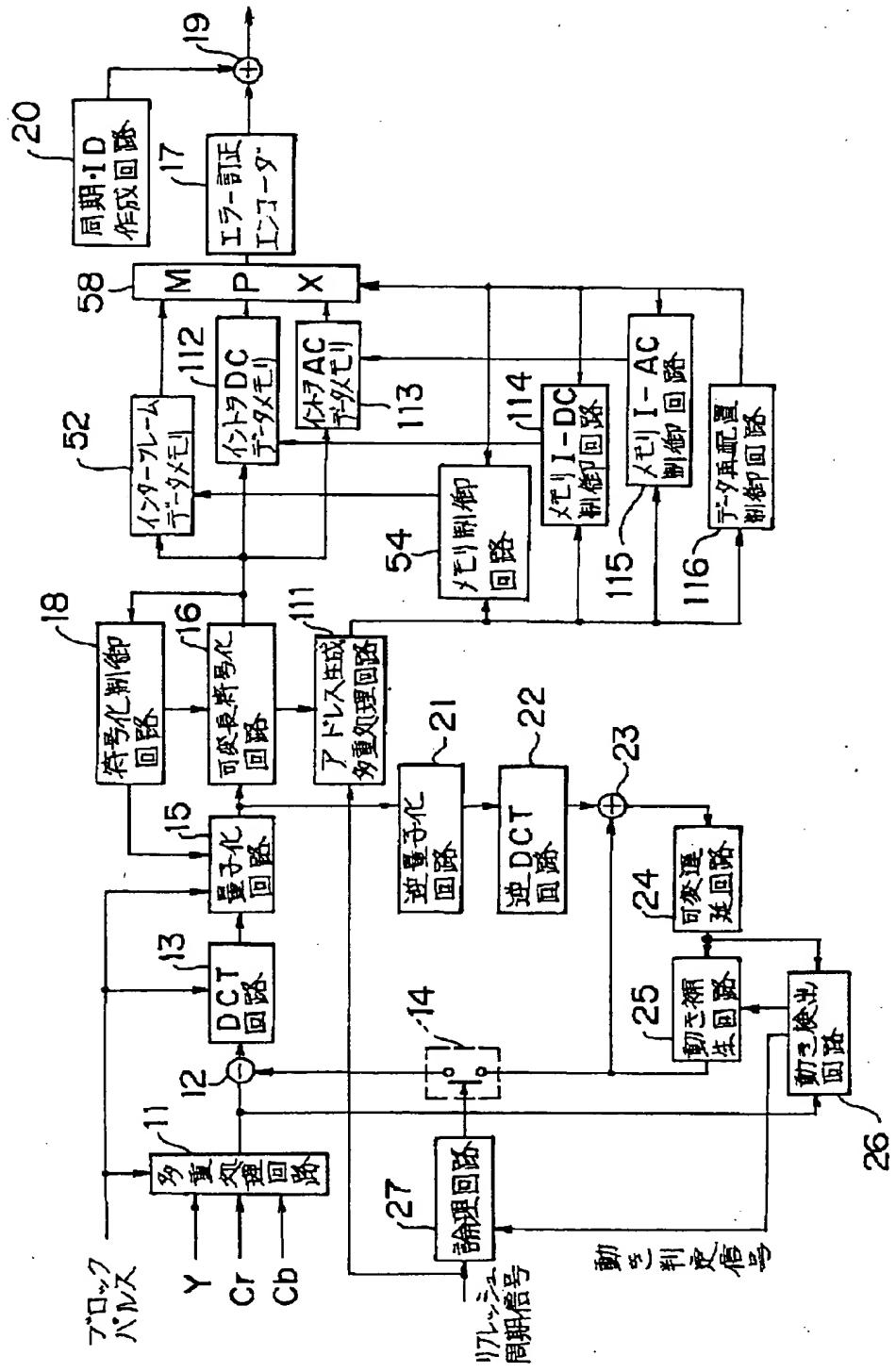
【図11】



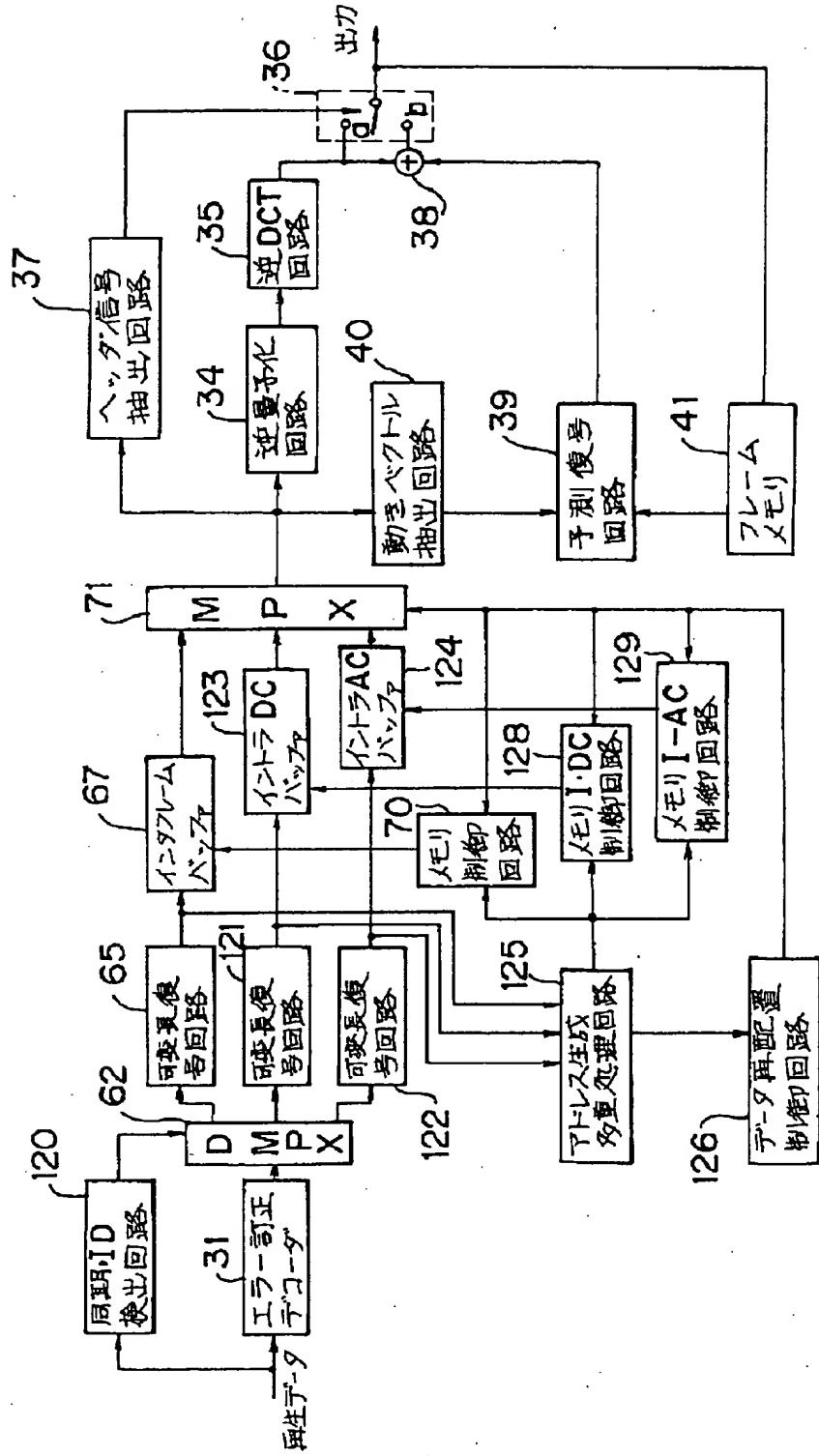
【図24】



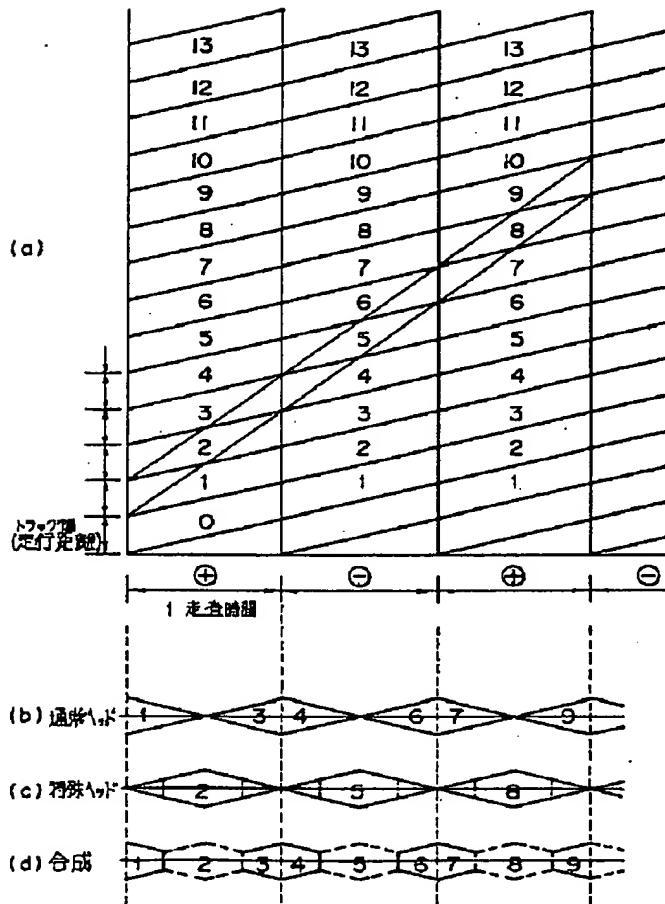
〔四〕



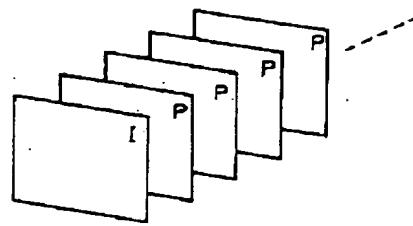
[图2]



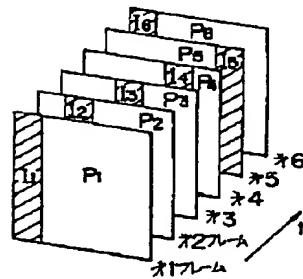
【図 1 0】



【図 1 3】



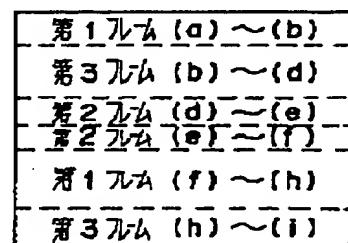
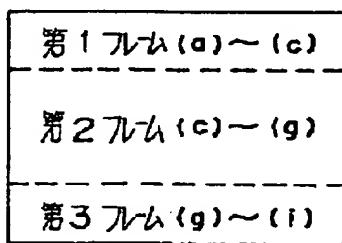
【図 2 2】



【図 2 5】



【図 1 2】

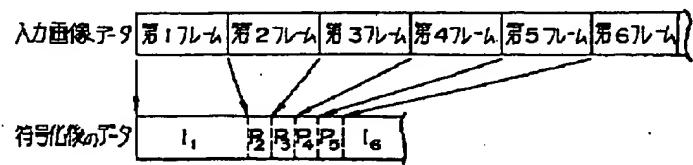
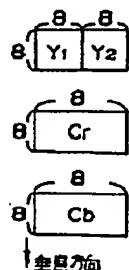


(a)

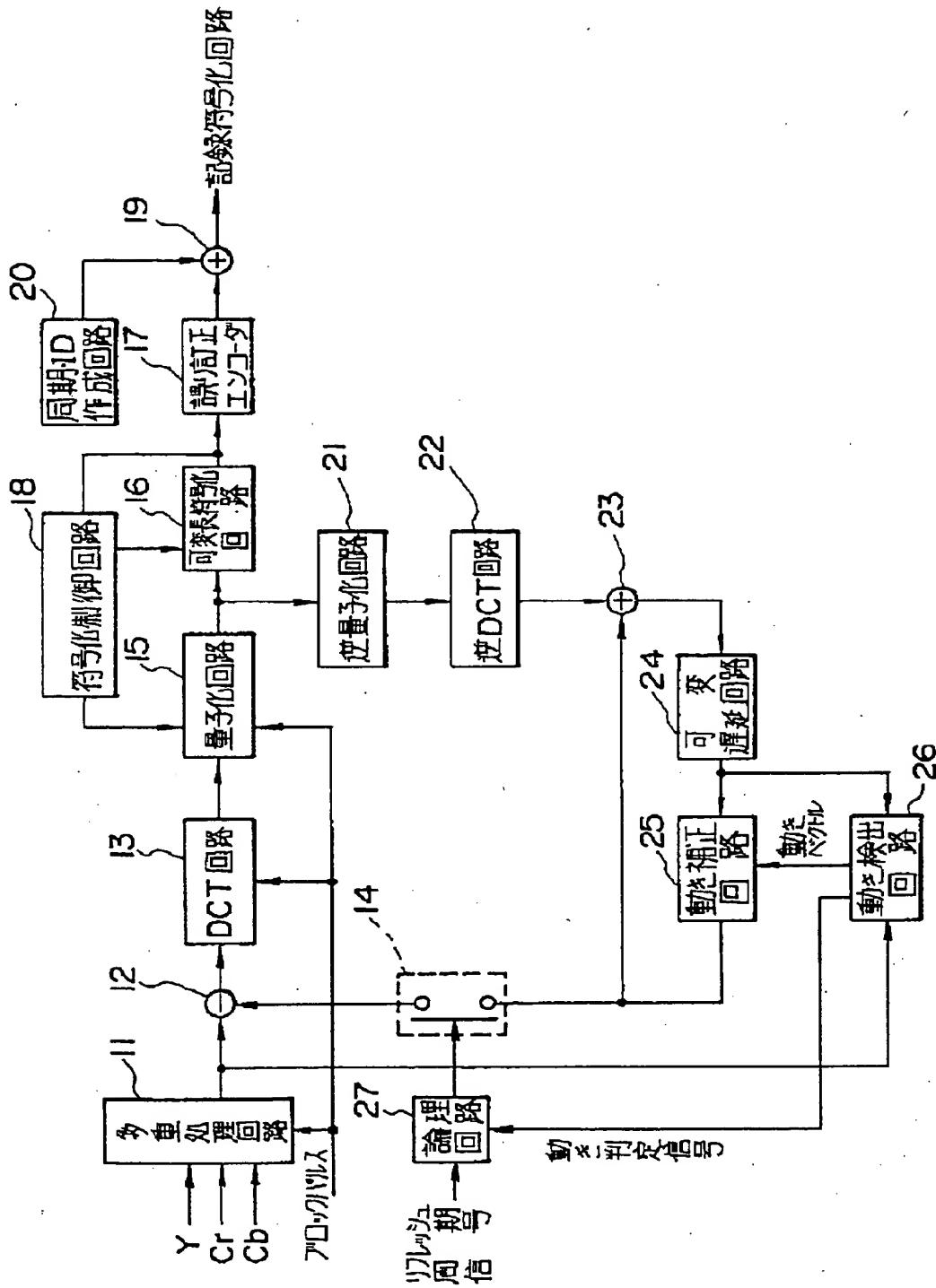
(b)

【図 1 5】

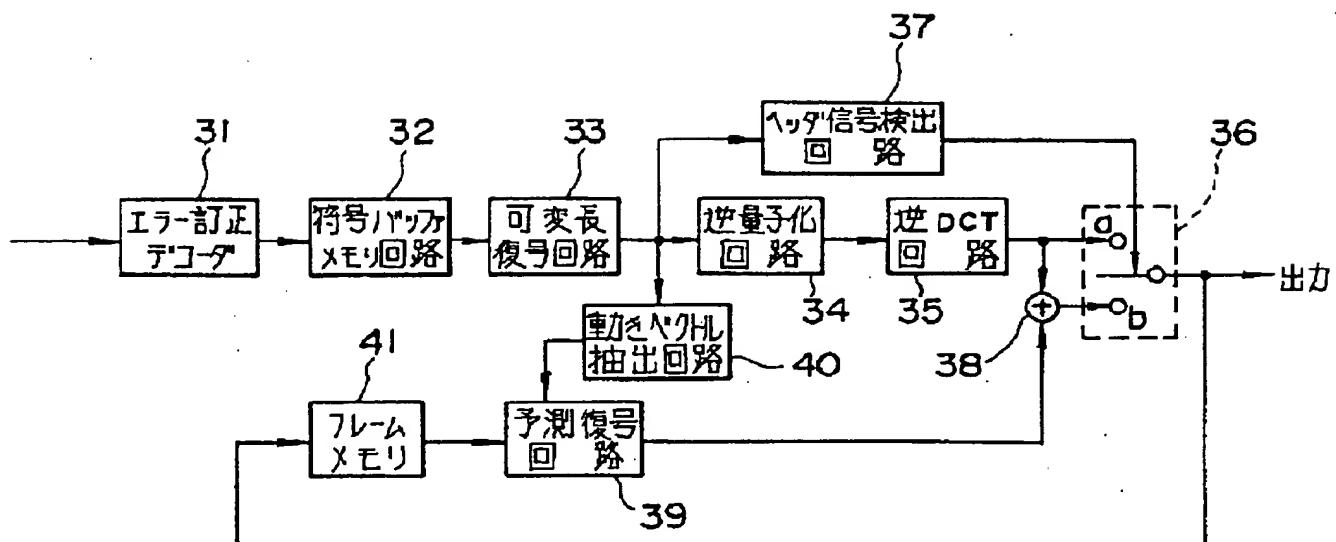
【図 1 6】



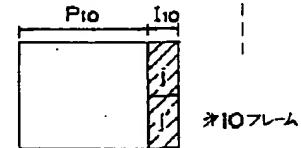
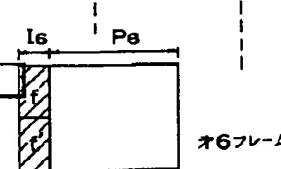
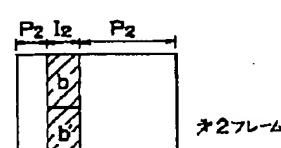
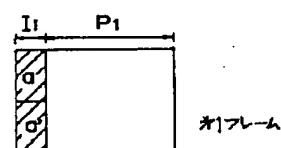
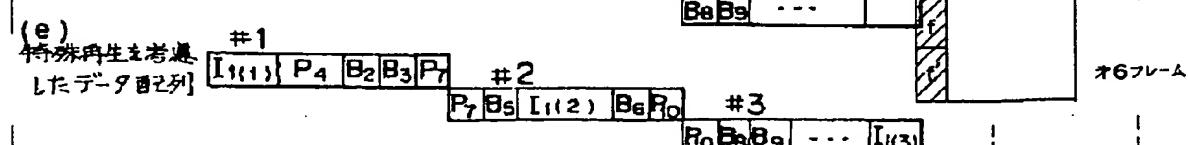
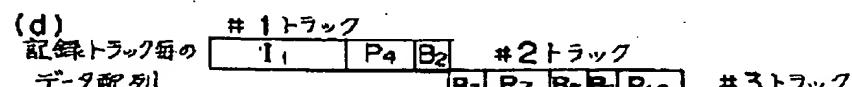
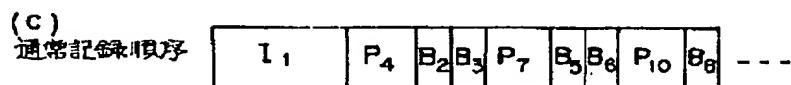
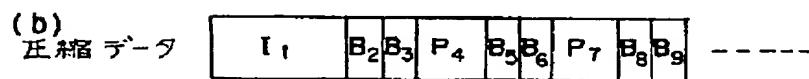
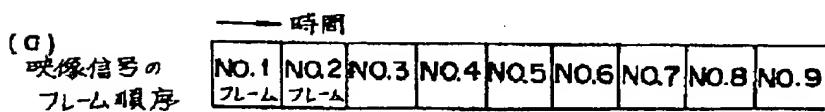
[図 14]



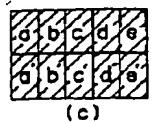
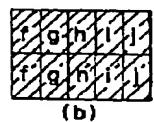
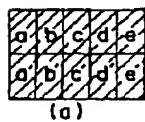
【図17】



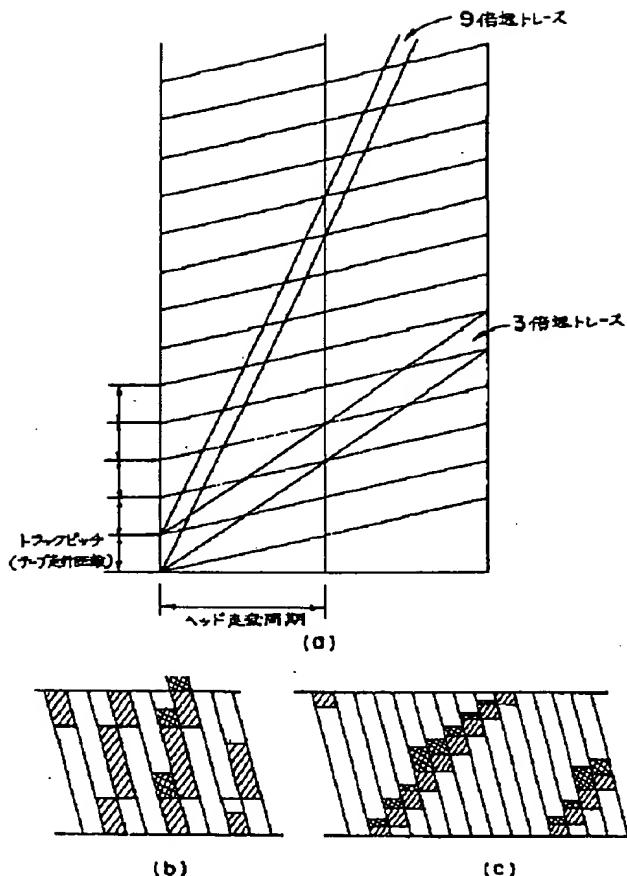
【図19】



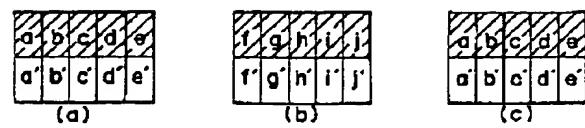
【図26】



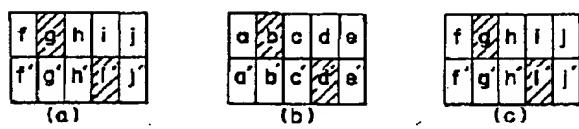
【図 18】



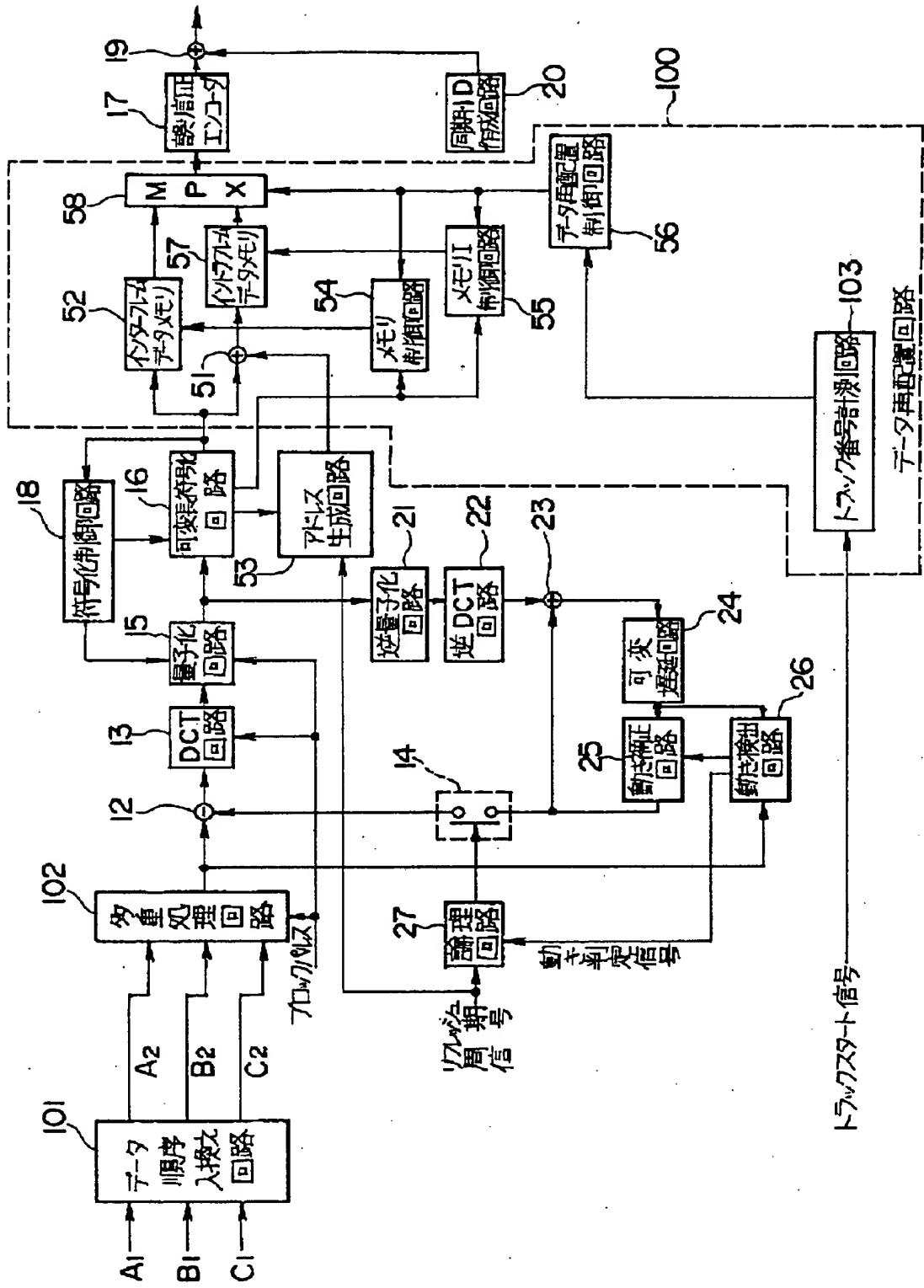
【図 27】



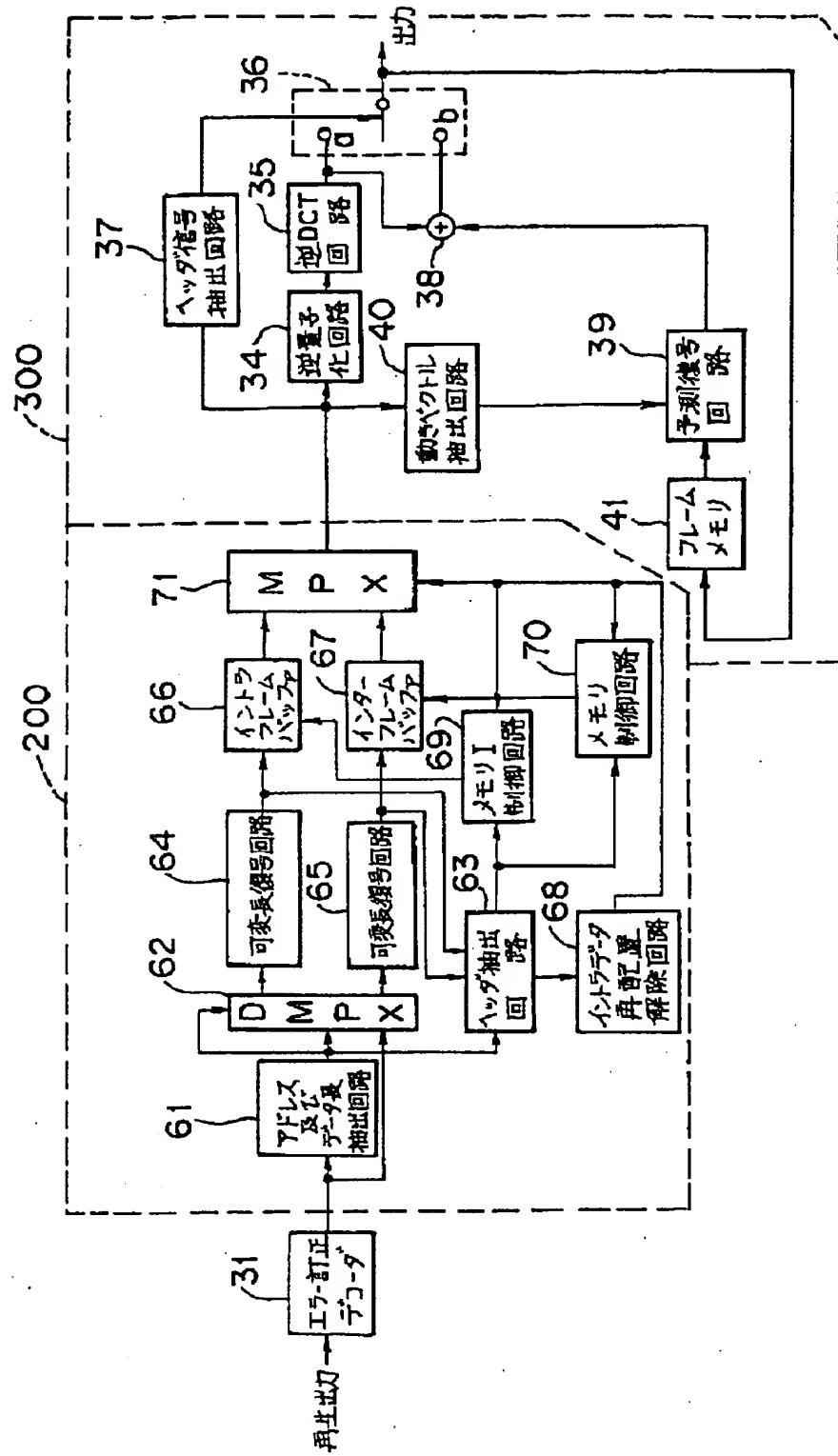
【図 28】



〔四二〇〕



【図21】



フロントページの続き

(72) 発明者 阿部 修司

東京都港区新橋3丁目3番9号 東芝エー

・ブイ・イー株式会社内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.